

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

1c861 U.S. PTO  
09/602876  
06/23/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 6月25日

出 願 番 号

Application Number:

平成11年特許願第180635号

出 願 人

Applicant(s):

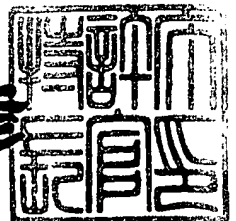
ミノルタ株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 5月12日

特許庁長官  
Commissioner,  
Patent Office

近 藤 隆 彦



【書類名】 特許願

【整理番号】 P990625116

【提出日】 平成11年 6月25日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/14

【発明の名称】 固体撮像装置

【請求項の数】 6

【発明者】

【住所又は居所】 大阪府中央区安土町二丁目 3 番 1 3 号 大阪国際ビル  
ミノルタ株式会社内

【氏名】 角本 兼一

【発明者】

【住所又は居所】 大阪府中央区安土町二丁目 3 番 1 3 号 大阪国際ビル  
ミノルタ株式会社内

【氏名】 草鹿 泰

【発明者】

【住所又は居所】 大阪府中央区安土町二丁目 3 番 1 3 号 大阪国際ビル  
ミノルタ株式会社内

【氏名】 矢野 壮

【特許出願人】

【識別番号】 000006079

【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100085501

【弁理士】

【氏名又は名称】 佐野 静夫

【手数料の表示】

【予納台帳番号】 024969

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716119

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項 1】 入射光量に応じた電気信号を発生する固体撮像素子を有する固体撮像装置において、

前記固体撮像素子の動作状態を、前記電気信号が入射光量に対して線形的に変換されて出力される第 1 状態と、自然対数的に変換されて出力される第 2 状態とに切り換え可能とするとともに、

その動作状態を手動で切り換える操作部材を設けたことを特徴とする固体撮像装置。

【請求項 2】 前記操作部材の操作に応答して、前記動作状態を切り換えるための切換信号を発生する切換信号発生回路を有することを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】 前記切換信号が、2 値の電圧信号であることを特徴とする請求項 2 に記載の固体撮像装置。

【請求項 4】 前記固体撮像素子が、

第 1 電極に直流電圧が印加された感光素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極及び制御電極が前記感光素子の第 2 電極に接続され、前記感光素子からの出力電流が流れ込むトランジスタと、を有し、

前記トランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによって、固体撮像素子の動作を、第 1 状態と第 2 状態とに切り換えることを特徴とする請求項 1 ～請求項 3 のいずれかに記載の固体撮像装置。

【請求項 5】 前記固体撮像素子が、

第 1 電極に直流電圧が印加された感光素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が前記感光素子の第 2 電極に接続され、前記感光素子からの出力電流が流れ込むとともに、第 2 電極と制御電極とが接続されたトランジスタと、を有し、

前記トランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによ

て、固体撮像素子の動作を、第1状態と第2状態とに切り換えることを特徴とする請求項1～請求項3のいずれかに記載の固体撮像装置。

【請求項6】 前記固体撮像素子が、

第1電極に直流電圧が印加された感光素子と、

第1電極と第2電極と制御電極とを備え、制御電極に直流電圧が印加されるとともに、第1電極が前記感光素子の第2電極に接続され、前記感光素子からの出力電流が流れ込むトランジスタと、を有し、

前記トランジスタの第1電極と第2電極の間の電位差を変化させることによって、固体撮像素子の動作を、第1状態と第2状態とに切り換えることを特徴とする請求項1～請求項3のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入射光に対する電気信号の線形変換と対数変換を行える固体撮像素子を有する固体撮像装置に関するものである。

【0002】

【従来の技術】

従来より、フォトダイオードなどの感光素子をマトリクス状に配置したエリアセンサ等の固体撮像素子は、その感光素子に入射された光の輝度に対して、線形的に変換した信号を出力する。このように線形変換を行うエリアセンサ（以下、「リニアセンサ」と呼ぶ。）は、例えば、レンズの絞りを調整することにより、被写体の最も明るい部分（ハイライト部）を撮像する感光素子とその最大レベルの90パーセント程度のレベルの電気信号として出力できるように、調節される。このようなりニアセンサを用いることによって、被写体の輝度分布においてその最小値を $L_{min} [cd/m^2]$ 、その最大値を $L_{max} [cd/m^2]$ としたとき、被写体の輝度範囲  $L_{max}/L_{min}$  が2桁以下の狭い範囲であれば階調性豊かに被写体の情報を取り込むことができる。

【0003】

それに対して、本出願人は、入射した光量に応じた電流を発生する感光素子と

、その電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッショルド電流が流れうる状態にバイアスするバイアス手段とを備え、感光素子からの電流を対数変換するようにしたエリアセンサ（以下、「LOGセンサ」と呼ぶ。）を提案した（特開平3-192764号公報参照）。このようなLOGセンサは、被写体の最も明るい部分（ハイライト部）を撮像する感光素子がその最大レベルの90パーセント程度のレベルの電気信号として出力できるように、調節したとき、その輝度範囲  $L_{\max}/L_{\min}$  が5桁～6桁の広い範囲となる被写体の情報を取り込むことができる。

## 【0004】

## 【発明が解決しようとする課題】

ところで、リニアセンサを用いたときは撮像可能な輝度範囲が略2桁と狭いため、被写体に直射日光が当たるなどの要因で被写体の輝度が明るくなって、明部が感光素子が扱えるレベルを超えてオーバーフローを起こすような状態になったとき、このレベルを超えた明部の情報を取り込むことができず、白トビという現象が起こる。又、この白トビを避けるために、取り込み可能な輝度範囲を明部側にシフトして明部の情報を取り込み可能とすると、逆に暗部の情報を取り込むことができず、黒ツブレという現象が起こる。

## 【0005】

一方、LOGセンサの出力特性は図11のように対数関数を示す。そのため、このLOGセンサを用いたときは、高輝度部での階調性が乏しくなりやすく、例えば、明るい被写体に対しては、暗部及び明部の情報をともに取り込むことが可能であるが、暗い被写体に対しては、明部の階調性が乏しくなるなどの問題があった。

## 【0006】

このような問題点を鑑みて、本発明は、固体撮像素子の入射光に対する電気信号の線形変換動作と対数変換動作とを、撮像者が切り換えることができる固体撮像装置を提供することを目的とする。又、本発明の他の目的は、被写体の明るさの状態にあわせて撮像できる固体撮像装置を提供することである。

【0007】

【課題を解決するための手段】

上記の問題を達成するため請求項1に記載の固体撮像装置は、入射光量に応じた電気信号を発生する固体撮像素子を有する固体撮像装置において、前記固体撮像素子の動作状態を、前記電気信号が入射光量に対して線形的に変換されて出力される第1状態と、自然対数的に変換されて出力される第2状態とに切り換え可能とするとともに、その動作状態を手動で切り換える操作部材を設けたことを特徴とする。

【0008】

このような構成の固体撮像装置によると、階調性の良い第1状態と、輝度範囲の広い被写体を撮像可能な第2状態とを、撮像者の意図にあわせて切り換えることができる。又、請求項2に記載するように、前記操作部材の操作に応答して、前記動作状態を切り換えるための切換信号を発生する切換信号発生回路を設けても良い。

【0009】

更に、この請求項2に記載する固体撮像装置において、請求項3に記載するように、前記切換信号を2値の電圧信号とすることによって、固体撮像素子の素子に印加するバイアス電圧の値を変化させることによって、固体撮像素子の動作を第1状態又は第2状態に切り換えることができる。

【0010】

請求項4に記載の固体撮像装置は、請求項1～請求項3のいずれかに記載の固体撮像装置において、前記固体撮像素子が、第1電極に直流電圧が印加された感光素子と、第1電極と第2電極と制御電極とを備え、第1電極及び制御電極が前記感光素子の第2電極に接続され、前記感光素子からの出力電流が流れ込むトランジスタと、を有し、前記トランジスタの第1電極と第2電極の間の電位差を変化させることによって、固体撮像素子の動作を、第1状態と第2状態とに切り換えることを特徴とする。

【0011】

請求項5に記載の固体撮像装置は、請求項1～請求項3のいずれかに記載の固

体撮像装置において、前記固体撮像素子が、第1電極に直流電圧が印加された感光素子と、第1電極と第2電極と制御電極とを備え、第1電極が前記感光素子の第2電極に接続され、前記感光素子からの出力電流が流れ込むとともに、第2電極と制御電極とが接続されたトランジスタと、を有し、前記トランジスタの第1電極と第2電極の間の電位差を変化させることによって、固体撮像素子の動作を、第1状態と第2状態とに切り換えることを特徴とする。

#### 【0012】

請求項6に記載の固体撮像装置は、請求項1～請求項3のいずれかに記載の固体撮像装置において、前記固体撮像素子が、第1電極に直流電圧が印加された感光素子と、第1電極と第2電極と制御電極とを備え、制御電極に直流電圧が印加されるとともに、第1電極が前記感光素子の第2電極に接続され、前記感光素子からの出力電流が流れ込むトランジスタと、を有し、前記トランジスタの第1電極と第2電極の間の電位差を変化させることによって、固体撮像素子の動作を、第1状態と第2状態とに切り換えることを特徴とする。

#### 【0013】

##### 【発明の実施の形態】

本発明の実施形態について、図面を参照して説明する。図1は、本発明を実施した固体撮像装置の内部構造を示すブロック図である。図2及び図4は、図1に示す固体撮像装置に設けられた固体撮像素子であるエリアセンサの構造の1例を示すブロック図である。図3は、図2に示すエリアセンサ内の画素の構成の1例を示す回路図である。図6は、図4に示すエリアセンサ内の画素の構成の1例を示す回路図である。

#### 【0014】

図1に示す固体撮像装置1は、対物レンズ2と、該対物レンズ2を介して入射する光に応じて対数変換もしくは線形変換を行った電気信号を出力するエリアセンサ3と、固体撮像装置1の外部に設けられるとともに撮像者によって操作されるスイッチ4と、スイッチ4が操作されることによってエリアセンサ3の対数変換動作と線形変換動作とを切り換えるための切換信号をエリアセンサ3に送出する切換信号発生回路5と、エリアセンサ3から送出される電気信号を演算処理す



る処理部 6 とを有している。処理部 6 で処理された信号は、出力端子 9 1 から固体撮像装置 1 の外部へ出力され記録媒体への記録や表示装置への出力など種々の用途に供される。又、出力端子 9 2 からファインダー 2 0 へも与えられる。

#### 【0 0 1 5】

このような構成の固体撮像装置に設けられたエリアセンサ 3 の構成の一例について、図 2 を参照して説明する。同図において、 $G_{11} \sim G_{mn}$  は行列配置（マトリクス配置）された画素を示している。7 は垂直走査回路であり、行（ライン）9-1、9-2、 $\dots$ 、9-n を順次走査していく。8 は水平走査回路であり、画素から出力信号線 10-1、10-2、 $\dots$ 、10-m に導出された光電変換信号を画素ごとに水平方向に順次読み出す。11 は電源ラインである。各画素に対し、上記ライン 9-1、9-2、 $\dots$ 、9-n や出力信号線 10-1、10-2、 $\dots$ 、10-m、電源ライン 11 だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図 2 ではこれらについて省略する。

#### 【0 0 1 6】

出力信号線 10-1、10-2、 $\dots$ 、10-m ごとに N チャンネルの MOS トランジスタ  $Q_1$ 、 $Q_2$ 、 $\dots$ 、 $Q_m$  が図示の如く 1 つずつ設けられている。トランジスタ  $Q_1$ 、 $Q_2$ 、 $\dots$ 、 $Q_m$  のドレインは、それぞれ出力信号線 10-1、10-2、 $\dots$ 、10-m に接続され、ソースは最終的な信号線 12 に接続され、ゲートは水平走査回路 8 に接続されている。尚、後述するように各画素内にはスイッチ用の N チャンネルの第 4 MOS トランジスタ  $T_4$  も設けられている。ここで、トランジスタ  $T_4$  は行の選択を行うものであり、トランジスタ  $Q_1 \sim Q_m$  は列の選択を行うものである。

#### 【0 0 1 7】

更に、このようなエリアセンサ 3 内の各画素の構成について、図 3 を参照して説明する。図 3 において、pn フォトダイオード PD が感光部（光電変換部）を形成している。そのフォトダイオード PD のアノードは第 1 MOS トランジスタ  $T_1$  のドレインとゲート、第 2 MOS トランジスタ  $T_2$  のゲート、及び第 3 MOS トランジスタ  $T_3$  のドレインに接続されている。トランジスタ  $T_2$  のソースは

行選択用の第4 MOS トランジスタ T4 のドレインに接続されている。トランジスタ T4 のソースは出力信号線 10 (この出力信号線 10 は図 2 の 10-1、10-2、・・・、10-m に対応する) へ接続されている。尚、トランジスタ T1, T2, T3, T4 は、N チャンネルの MOS トランジスタでバックゲートが接地されている。

#### 【0018】

又、フォトダイオード PD のカソードには直流電圧 VPD が印加されるようになっている。一方、トランジスタ T1 のソースには信号  $\phi$  VPS が印加され、トランジスタ T2 のソースにはキャパシタ C の一端が接続される。キャパシタ C の他端には信号  $\phi$  VPS が与えられる。トランジスタ T3 のソースには直流電圧 VRB が印加されるとともに、そのゲートには信号  $\phi$  VRS が入力される。トランジスタ T2 のドレインには信号  $\phi$  D が入力される。又、トランジスタ T4 のゲートには信号  $\phi$  V が入力される。尚、本実施形態において、信号  $\phi$  VPS は、2 値的に変化するものとし、トランジスタ T1, T2 をサブスレッショルド領域で動作させるための電圧をローレベルとし、直流電圧 VPD と略等しい電圧をハイレベルとする。

#### 【0019】

このような構成の画素において、信号  $\phi$  VPS の電圧値を切り換えてトランジスタ T1 のバイアスを変えることにより、単一の画素において出力信号線 10 に導出される出力信号をフォトダイオード PD が入射光に応じて出力する電気信号 (以下、「光電流」という。) に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について簡単に説明する。

#### 【0020】

(1) 光電流を自然対数的に変換して出力する場合。

まず、信号  $\phi$  VPS をローレベルとし、トランジスタ T1, T2 がサブスレッショルド領域で動作するようにバイアスされているときの動作について、説明する。このとき、トランジスタ T3 のゲートに与えられる信号  $\phi$  VRS がローレベルになっているので、トランジスタ T3 は OFF となり、実質的に存在しないことと等価になる。又、トランジスタ T2 に与えられる信号  $\phi$  D はハイレベル (直流電

圧 VPD と同じ又は直流電圧 VPD に近い電位) とする。

#### 【0021】

図3の回路において、フォトダイオード PD に光が入射すると光電流が発生し、トランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧がトランジスタ T1, T2 のゲートに発生する。この電圧により、トランジスタ T2 に電流が流れ、キャパシタ C には前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタ C とトランジスタ T2 のソースとの接続ノード a に、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、トランジスタ T4 は OFF の状態であるとする。

#### 【0022】

次に、トランジスタ T4 のゲートにパルス信号  $\phi V$  を与えて、トランジスタ T4 を ON にすると、キャパシタ C に蓄積された電荷が、出力電流として出力信号線 10 に導出される。この出力信号線 10 に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。信号を読み出した後、トランジスタ T4 を OFF とするとともに信号  $\phi D$  をローレベル（信号  $\phi VPS$  よりも低い電位）にしてトランジスタ T2 を通して信号  $\phi D$  の線路へキャパシタ C に蓄積された電荷を放電することによって、キャパシタ C 及び接続ノード a の電位が初期化される。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像を広いダイナミックレンジで連続的に撮像することができる。尚、このように入射光量を自然対数的に変換する場合、信号  $\phi VRS$  は、常にローレベルのままであり、トランジスタ T3 は OFF 状態となっている。

#### 【0023】

(2) 光電流を線形的に変換して出力する場合。

次に、信号  $\phi VPS$  をハイレベルとしたときの動作について説明する。このとき、トランジスタ T1 のソース側のポテンシャルが高くなる。よって、トランジスタ T1 は実質的に OFF 状態となり、トランジスタ T1 のソース・ドレイン間に電流が流れない。又、トランジスタ T3 のゲートに与える信号  $\phi VRS$  をローレベ

ルに保ち、トランジスタT3をOFFにしておく。

【0024】

そして、まず、トランジスタT4をOFFするとともに信号 $\phi$ Dをローレベル（信号 $\phi$ VPSよりも低い電位）にするとキャパシタCの電荷がトランジスタT2を通して信号 $\phi$ Dの線路へ放電され、それによってキャパシタCをリセットして、接続ノードaの電位を例えば直流電圧VPDより低い電位に初期化する。この電位はキャパシタCによって保持される。その後、 $\phi$ Dをハイレベル（直流電圧VPDと同じ又は直流電圧VPDに近い電位）に戻す。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、トランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量などでキャパシタを構成するので、光電流による電荷が主としてトランジスタT1、T2のゲートに蓄積される。よって、トランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0025】

今、接続ノードaの電位が前記初期化により直流電圧VPDより低くなっているので、トランジスタT2はONし、トランジスタT2のゲート電圧に応じたドレイン電流がトランジスタT2を流れ、トランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、トランジスタT4のゲートにパルス信号 $\phi$ Vを与えて、トランジスタT4をONにすると、キャパシタCに蓄積された電荷が、出力電流として出力信号線10に導出される。この出力電流は前記光電流の積分値を線形的に変換した値となる。

【0026】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。又、この後、トランジスタT4をOFFとするとともに信号 $\phi$ DをローレベルにしてトランジスタT2を通して信号 $\phi$ Dの線路へ放電することによって、キャパシタC及び接続ノードaの電位が初期化される。しかる後、トランジスタT3のゲートにハイレベルの信号 $\phi$ VRSを与えることで、トランジスタT3をONにして、フォトダイオードPD、トランジスタT1のドレイン電圧及びトランジス

タ T1, T2 のゲート電圧を初期化させる。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像を S/N 比の良好な状態で連続的に撮像することができる。

#### 【0027】

このように、図3に示す画素は、簡単な電位操作により同一の画素で光電変換出力特性を切り換えることが可能になる。尚、信号を対数変換して出力する状態から線形変換して出力する状態に切り換える際には、まず  $\phi$  VPS の電位調整により出力の切り換えを行ってから、トランジスタ T3 によるトランジスタ T1 などのリセットを行うことが好ましい。一方、信号を線形変換して出力する状態から対数変換して出力する状態に切り換える際には、トランジスタ T3 によるトランジスタ T1 などのリセットは特に必要ない。これは、トランジスタ T1 が完全な OFF 状態ではないことに起因してトランジスタ T1 に蓄積されたキャリアは逆極性のキャリアによってうち消されるためである。

#### 【0028】

又、エリアセンサ 3 の構成の別の例について、図4を参照して説明する。同図において、G11~Gmn は行列配置（マトリクス配置）された画素を示している。7 は垂直走査回路であり、行（ライン）9-1、9-2、...、9-n を順次走査していく。8 は水平走査回路であり、画素から出力信号線 10-1、10-2、...、10-m に導出された光電変換信号を画素ごとに水平方向に順次読み出す。11 は電源ラインである。各画素に対し、上記ライン 9-1、9-2、...、9-n や出力信号線 10-1、10-2、...、10-m、電源ライン 11 だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図4ではこれらについて省略する。

#### 【0029】

出力信号線 10-1、10-2、...、10-m ごとに N チャネルの MOS トランジスタ Q1、Q2、...、Qm 及び N チャネルの MOS トランジスタ Qa1、Qa2、...、Qam が図示の如く 1 組ずつ設けられている。トランジスタ Qa1、Qa2、...、Qam のゲートは直流電圧線 13 に接続され、ドレインはそれぞれ出力信号線 10-1、10-2、...、10-m に接続され、ソ

ースは直流電圧  $V_{PS}'$  のライン 14 に接続されている。一方、トランジスタ  $Q_1$ 、 $Q_2$ 、 $\dots$ 、 $Q_m$  のドレインはそれぞれ出力信号線 10-1、10-2 $\dots$ 、10-m に接続され、ソースは最終的な信号線 12 に接続され、ゲートは水平走査回路 8 に接続されている。

#### 【0030】

画素  $G_{11} \sim G_{mn}$  には、後述するように、それらの画素で発生した光電荷に基づく信号を出力する N チャンネルの第 5 MOS トランジスタ  $T_5$  が設けられている。トランジスタ  $T_5$  とトランジスタ  $Q_a$  (このトランジスタ  $Q_a$  は、図 4 のトランジスタ  $Q_{a1} \sim Q_{am}$  に対応する。) との接続関係は図 5 (a) のようになる。ここで、トランジスタ  $Q_a$  のソースに接続される直流電圧  $V_{PS}'$  と、トランジスタ  $T_5$  のドレインに接続される直流電圧  $V_{PD}'$  との関係は  $V_{PD}' > V_{PS}'$  であり、直流電圧  $V_{PS}'$  は例えばグランド電圧 (接地) である。この回路構成は上段のトランジスタ  $T_5$  のゲートに信号が入力され、下段のトランジスタ  $Q_a$  のゲートには直流電圧  $DC$  が常時印加される。このため下段のトランジスタ  $Q_a$  は抵抗又は定電流源と等価であり、図 5 (a) の回路はソースフォロワ型の増幅回路となっている。この場合、トランジスタ  $T_5$  から増幅出力されるのは電流であると考えてよい。

#### 【0031】

トランジスタ  $Q$  (このトランジスタ  $Q$  は、図 4 のトランジスタ  $Q_1 \sim Q_m$  に対応する。) は水平走査回路 8 によって制御され、スイッチ素子として動作する。尚、後述するように図 6 の画素内にはスイッチ用の N チャンネルの第 4 MOS トランジスタ  $T_4$  も設けられている。このトランジスタ  $T_4$  も含めて表わすと、図 5 (a) の回路は正確には図 5 (b) のようになる。即ち、トランジスタ  $T_4$  がトランジスタ  $Q_a$  とトランジスタ  $T_5$  との間に挿入されている。ここで、トランジスタ  $T_4$  は行の選択を行うものであり、トランジスタ  $Q$  は列の選択を行うものである。

#### 【0032】

図 5 のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流

を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せず）での処理が楽になる。また、増幅回路の負荷抵抗部分を構成するトランジスタ  $Q_a$  を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線  $10-1$ 、 $10-2$ 、 $\dots$ 、 $10-m$  ごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

### 【0033】

図4に示した構成のエリアセンサ3の各画素の一例について、図6を参照して説明する。尚、図3に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

### 【0034】

図6に示す画素は、図3に示す画素に、接続ノード  $a$  にゲートが接続され接続ノード  $a$  にかかる電圧に応じた電流増幅を行う第5MOSトランジスタ  $T_5$  と、このトランジスタ  $T_5$  のソースにドレインが接続された行選択用の第4MOSトランジスタ  $T_4$  と、接続ノード  $a$  にドレインが接続されキャパシタ  $C$  及び接続ノード  $a$  の電位の初期化を行う第6MOSトランジスタ  $T_6$  とが付加された構成となる。トランジスタ  $T_4$  のソースは出力信号線  $10$ （この出力信号線  $10$  は図4の  $10-1$ 、 $10-2$ 、 $\dots$ 、 $10-m$  に対応する）へ接続されている。尚、トランジスタ  $T_4 \sim T_6$  も、トランジスタ  $T_1 \sim T_3$  と同様に、NチャネルのMOSトランジスタでバックゲートが接地されている。

### 【0035】

又、トランジスタ  $T_2$ 、 $T_5$  のドレインには直流電圧  $V_{PD}$  が印加され、トランジスタ  $T_4$  のゲートには信号  $\phi_V$  が入力される。又、トランジスタ  $T_6$  のソースには直流電圧  $V_{RB2}$  が印加されるとともに、そのゲートには信号  $\phi_{VRS2}$  が入力される。尚、本実施形態において、トランジスタ  $T_1 \sim T_3$  及びキャパシタ  $C$  は、図3に示す画素内の各素子と同様の動作を行い、信号  $\phi_{VPS}$  の電圧値を切り換えてトランジスタ  $T_1$  のバイアスを変えることにより、出力信号線  $10$  に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させ

る場合とを実現することができる。以下これらの各場合における動作を説明する。

#### 【0036】

(1) 光電流を自然対数的に変換して出力する場合。

まず、信号 $\phi$  VPSをローレベルとし、トランジスタT1, T2がサブスレッショルド領域で動作するようにバイアスされているときの動作について、説明する。このとき、トランジスタT3のゲートには、第1の実施形態と同様にローレベルの信号 $\phi$  VRSが与えられるので、トランジスタT3はOFFとなり、実質的に存在しないことと等価になる。

#### 【0037】

フォトダイオードPDに光が入射すると光電流が発生し、トランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧がトランジスタT1, T2のゲートに発生する。この電圧により、トランジスタT2に電流が流れ、キャパシタCには前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタCとトランジスタT2のソースとの接続ノードaに、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、トランジスタT4, T6はOFF状態である。

#### 【0038】

次に、トランジスタT4のゲートにパルス信号を与えて、トランジスタT4をONにすると、トランジスタT5のゲートにかかる電圧に比例した電流がトランジスタT4, T5を通して出力信号線10に導出される。今、トランジスタT5のゲートにかかる電圧は、接続ノードaにかかる電圧であるので、出力信号線10に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。

#### 【0039】

このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。信号読み出し後はトランジスタT4をOFFにするとともに、トランジスタT6のゲートにハイレベルの信号 $\phi$  VRS2を与えることでトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させることがで



きる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 $\phi$  VRSは、常にローレベルのままである。

#### 【0040】

(2) 光電流を線形的に変換して出力する場合。

次に、信号 $\phi$  VPSをハイレベルとしたときの動作について説明する。このとき、トランジスタT3のゲートにローレベルの信号 $\phi$  VRSを与えて、トランジスタT3はOFFとする。そして、まず、トランジスタT6のゲートにハイレベルの信号 $\phi$  VRS2を与えて該トランジスタT6をONすることによりキャパシタCをリセットするとともに、接続ノードaの電位を直流電圧VPDより低い電位VRB2に初期化する。この電位はキャパシタCによって保持される。その後、信号 $\phi$  VRS2をローレベルとして、トランジスタT6をOFFとする。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、トランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷がトランジスタT1のゲート及びドレインに蓄積される。よって、トランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

#### 【0041】

今、接続ノードaの電位が直流電圧VPDより低いので、トランジスタT2はONし、トランジスタT2のゲート電圧に応じたドレイン電流がトランジスタT2を流れ、トランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、トランジスタT4のゲートにパルス信号を与えて、トランジスタT4をONにすると、トランジスタT5のゲートにかかる電圧に比例した電流がトランジスタT4、T5を通して出力信号線10に導出される。トランジスタT5のゲートにかかる電圧は、接続ノードaの電圧であるので、出力信号線10に導出される電流は前記光電流の積分値を線形的に変換した値となる。

#### 【0042】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。信号読み出し後は、まず、トランジスタT4をOFFにするとともに、トラン

ジスタ T 3 のゲートにハイレベルの信号  $\phi$  VRS を与えることで、トランジスタ T 3 を ON として、フォトダイオード P D、トランジスタ T 1 のドレイン電圧、及びトランジスタ T 1、T 2 のゲート電圧を初期化させる。次に、トランジスタ T 6 のゲートにハイレベルの信号  $\phi$  VRS2 を与えることでトランジスタ T 6 を ON として、キャパシタ C 及び接続ノード a の電位を初期化させる。

#### 【 0 0 4 3 】

又、各画素からの信号読み出しは電荷結合素子 (CCD) を用いて行うようにしてもかまわない。この場合、図 3 又は図 6 のトランジスタ T 4 に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCD への電荷読み出しを行えばよい。

#### 【 0 0 4 4 】

ところで、上記した図 3 のような画素を設けた図 2 のような構成のエリアセンサ又は図 6 のような画素を設けた図 4 のような構成のエリアセンサをエリアセンサ 3 に用いたときの固体撮像装置の動作について、図 1 を参照して以下に説明する。撮像者が、エリアセンサ 3 が線形変換を行うようにスイッチ 4 を操作したとき、このスイッチ 4 により切換信号発生回路 5 より、 $\phi$  VPS (図 3 又は図 6) をハイレベルとする切換信号を発生する。この切換信号により、画素内のトランジスタ T 1 (図 3 又は図 6) のソースにかかる電圧がハイレベルとなって、上記したように、トランジスタ T 1 が実質的に OFF 状態となり、エリアセンサ 3 から線形変換された電気信号が出力信号線 1 0 (図 3 又は図 6) 及び最終的な信号線 1 2 (図 2 又は図 4) を介して処理部 6 に送出される。このように送出された電気信号を処理部 6 で演算処理を行い、ファインダー 2 0 に撮像した画像を映し出す。

#### 【 0 0 4 5 】

又、撮像者が、エリアセンサ 3 が対数変換を行うようにスイッチ 4 を操作したとき、このスイッチ 4 により切換信号発生回路 5 より、 $\phi$  VPS (図 3 又は図 6) をローレベルとする切換信号を発生する。この切換信号により、画素内のトランジスタ T 1 のソース及びキャパシタ C (図 3 又は図 6) にかかる電圧がローレベルとなって、上記したように、トランジスタ T 1、T 2 (図 3 又は図 6) がサブ

スレッシュヨルド領域で動作するようにバイアスされ、エリアセンサ 3 から対数変換された電気信号が出力信号線 1 0 (図 3 又は図 6) 及び最終的な信号線 1 2 (図 2 又は図 4) を介して処理部 6 に送出される。このように送出された電気信号を処理部 6 で演算処理を行い、ファインダー 2 0 に撮像した画像を映し出す。

【 0 0 4 6 】

このような固体撮像装置 1 を用いて撮像するとき、例えば、直射日光のない曇天の昼間に屋外で撮像する場合、被写体の輝度範囲は 2 桁程度であるので、階調性をよくするためにファインダー 2 0 を覗いて撮像を行っている撮像者はスイッチ 4 によってエリアセンサ 3 が線形変換を行うように選択することができる。このようにエリアセンサ 3 に線形変換動作を行わせているときに、急に被写体に日光の直射が当たったとき、被写体の輝度範囲が広がって、ファインダー 2 0 に映し出された画像に白トビや黒ツブレが発生する。このように、ファインダー 2 0 に白トビや黒ツブレが発生した画像が映し出されると、そのことを撮像者が認知して、広い輝度範囲の被写体を撮像することが可能とするために、エリアセンサ 3 が対数変換を行うように、スイッチ 4 を切り換えることができる。

【 0 0 4 7 】

本実施形態では、図 2 のような構成のエリアセンサにおいて、図 3 のような回路構成の画素を用いて説明したが、このような回路構成の画素以外に、例えば、図 7 又は図 8 に示すような回路構成の画素を用いてもかまわない。ここで、図 7 の画素の構成について、以下に説明する。尚、図 3 に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【 0 0 4 8 】

図 7 に示す画素は、図 3 に示す画素のように、トランジスタ T 1 のドレインとゲートを接続せずに、ソースとゲートを接続するようにしている。まず、光電流を対数変換して出力するときの画素の動作について説明する。トランジスタ T 1 のソース・ドレイン間の電圧差を大きくして、ゲート・ソース間に発生する電圧をスレッシュヨルド電圧より小さくする。このようにすることによって、トランジスタ T 1 がサブスレッシュヨルド領域で動作するようにバイアスされているときと

同様の状態とする。よって、フォトダイオードPDより発生する光電流を対数変換して出力することができる。

#### 【0049】

次に、光電流を線形変換して出力するときの画素の動作について説明する。このときは、トランジスタT1のソースに印加する信号 $\phi$ VPSを直流電圧VPDより若干低い電位にすることによって、トランジスタT1を実質的にカットオフ状態とする。よって、トランジスタT1のソース・ドレイン間に電流が流れない。その後の動作については、図3に示す画素と同様である。

#### 【0050】

次に、図8の画素の構成について、以下に説明する。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

#### 【0051】

図8に示す画素では、トランジスタT1のゲートが直流電圧VRGを印加される。その他の回路構成については、図7に示す画素内の回路構成と同様である。このような構成の画素を用いたとき、その動作は本質的には図7に示す画素と同様である。しかし、図7の画素と異なりトランジスタT1のゲート電圧を適切な電圧に設定できるので、対数変換動作を行うときに、図7の画素のように、 $\phi$ VPSを十分に低い電圧とする必要がなく、ある程度低い電圧とすることによって、トランジスタT1をサブスレッショルド領域でバイアスしたときと同様の状態にすることができる。又、線形変換動作を行うときは、図7の画素と同様である。

#### 【0052】

又、本実施形態では、図4のような構成のエリアセンサにおいて、図6のような回路構成の画素を用いて説明したが、このような回路構成の画素以外に、例えば、図9又は図10に示すような回路構成の画素を用いてもかまわない。ここで、図9の画素の構成について、以下に説明する。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0053】

図9に示す画素は、図6に示す画素のように、トランジスタT1のドレインとゲートを接続せずに、ソースとゲートを接続するようにしている。まず、光電流を対数変換して出力するときの画素の動作について説明する。トランジスタT1のソース・ドレイン間の電圧差を大きくして、ゲート・ソース間に発生する電圧をスレッシュホールド電圧より小さくする。このようにすることによって、トランジスタT1がサブスレッシュホールド領域で動作するようにバイアスされているときと同様の状態とする。よって、フォトダイオードPDより発生する光電流を対数変換して出力することができる。

## 【0054】

次に、光電流を線形変換して出力するときの画素の動作について説明する。このときは、トランジスタT1のソースに印加する信号 $\phi$ VPSを直流電圧VPDより若干低い電位にすることによって、トランジスタT1を実質的にカットオフ状態とする。よって、トランジスタT1のソース・ドレイン間に電流が流れない。その後の動作については、図6に示す画素と同様である。

## 【0055】

次に、図10の画素の構成について、以下に説明する。尚、図9に示す画素と同様の目的で使用する素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

## 【0056】

図10に示す画素では、トランジスタT1のゲートが直流電圧VRGを印加される。その他の回路構成については、図9に示す画素内の回路構成と同様である。このような構成の画素を用いたとき、その動作は本質的には図9に示す画素と同様である。しかし、図9の画素と異なりトランジスタT1のゲート電圧を適切な電圧に設定できるので、対数変換動作を行うときに、図9の画素のように、 $\phi$ VPSを十分に低い電圧とする必要がなく、ある程度低い電圧とすることによって、トランジスタT1をサブスレッシュホールド領域でバイアスしたときと同様の状態にすることができる。又、線形変換動作を行うときは、図9の画素と同様である。

## 【 0 0 5 7 】

更に、本発明で使用する画素は、1つの画素で対数変換動作及び線形変換動作を行うことが可能であればよく、例えば、図3、図6、図7、図8、図9又は図10の画素のキャパシタを省略するような回路構成の画素を用いてもかまわない。又、対数変換動作及び線形変換動作が切換可能な画素であれば、その回路構成はこれらの回路構成に限定されるものではない。

## 【 0 0 5 8 】

又、エリアセンサについても、図2又は図4のような構成のエリアセンサを用いて説明したが、このような構成のエリアセンサに限定されるものでなく、例えば、エリアセンサ内に設けられたMOSトランジスタがPチャネルのMOSトランジスタであるような他の構成のエリアセンサでも良い。

## 【 0 0 5 9 】

## 【発明の効果】

以上説明したように、本発明によれば、入射光に対し電気信号を対数変換するか線形変換するかを、操作部材で操作することにより、手動で切り換えすることが可能となる。そのため、撮像者の判断又は意図により、広い輝度範囲を撮像できるように固体撮像素子に対数変換動作を行わせるか、又は、階調性良く撮像できるように固体撮像素子に線形変換動作を行わせるかを選択することができる。

## 【図面の簡単な説明】

【図1】 本発明の固体撮像装置の内部構造を示すブロック図。

【図2】 図1に示す固体撮像装置に用いられるエリアセンサの内部構造の1例。

【図3】 図2に示すエリアセンサ内に設けられた画素の回路構成の1例。

【図4】 図1に示す固体撮像装置に用いられるエリアセンサの内部構造の1例。

【図 5】 図 4 の一部の回路図。

【図 6】 図 4 に示すエリアセンサ内に設けられた画素の回路構成の 1 例。

【図 7】 図 2 に示すエリアセンサ内に設けられた画素の回路構成の 1 例。

【図 8】 図 2 に示すエリアセンサ内に設けられた画素の回路構成の 1 例。

【図 9】 図 4 に示すエリアセンサ内に設けられた画素の回路構成の 1 例。

【図 1 0】 図 4 に示すエリアセンサ内に設けられた画素の回路構成の 1 例。

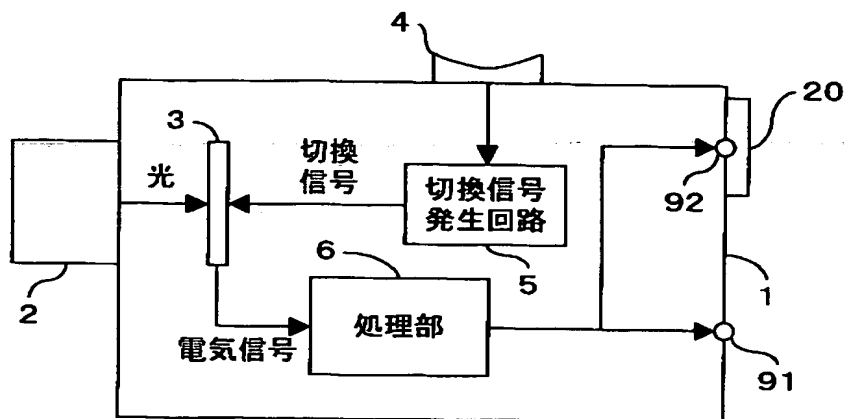
【図 1 1】 L O G センサの出力特性を示す図。

【符号の説明】

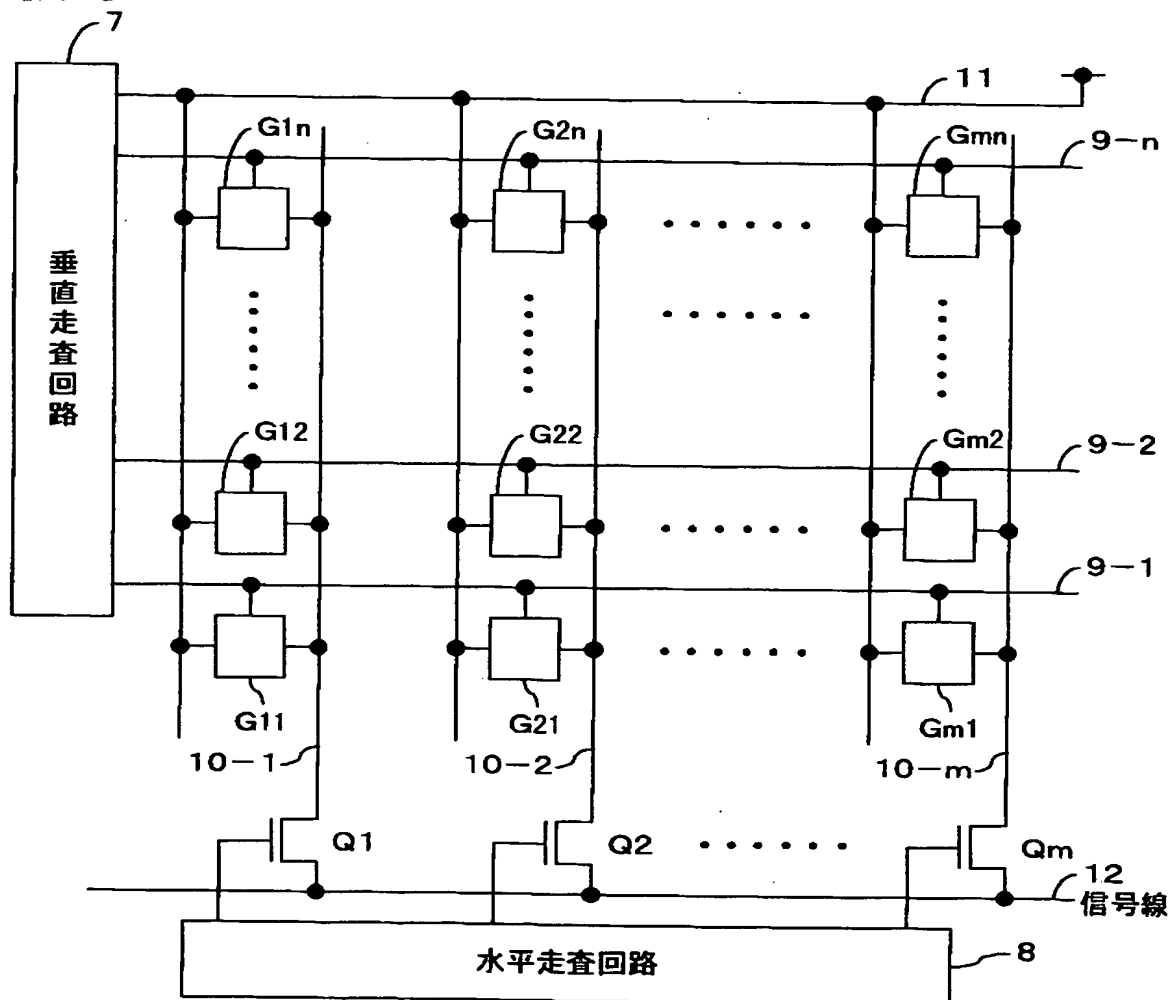
- 1 固体撮像装置
- 2 対物レンズ
- 3 エリアセンサ（固体撮像素子）
- 4 スイッチ
- 5 切換信号発生回路
- 6 処理部
- 7 垂直走査回路
- 8 水平走査回路
- 9 ライン
- 1 0 出力信号線
- 1 1 電源ライン
- 1 2 信号線
- 2 0 ファインダー
- G<sub>11</sub>～G<sub>mn</sub> 画素
- T<sub>1</sub>～T<sub>6</sub> NチャネルのMOSトランジスタ
- P D フォトダイオード
- C キャパシタ

【書類名】 図面

【図 1】

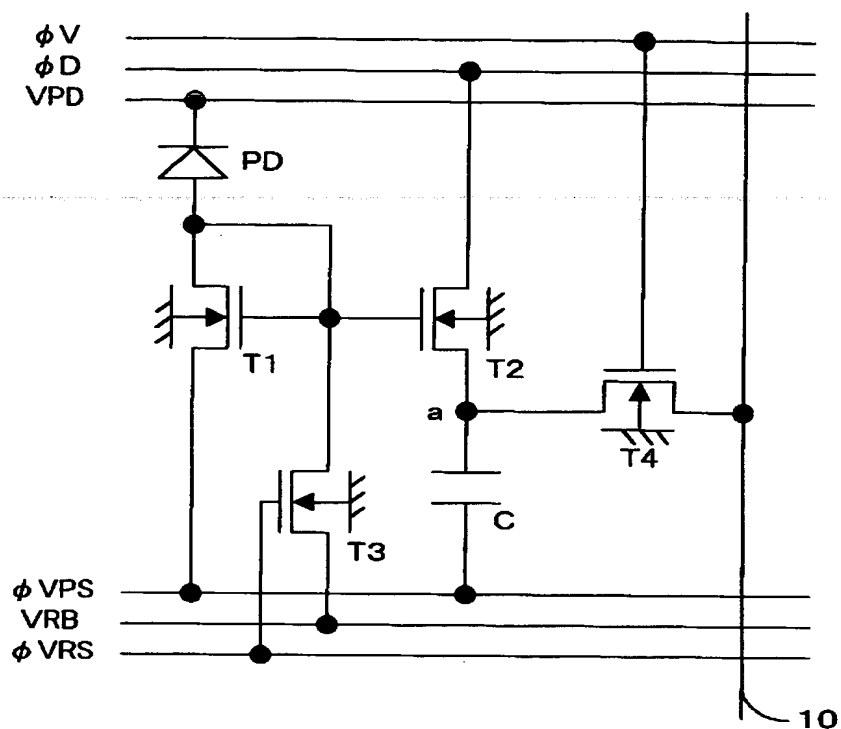


【図 2】

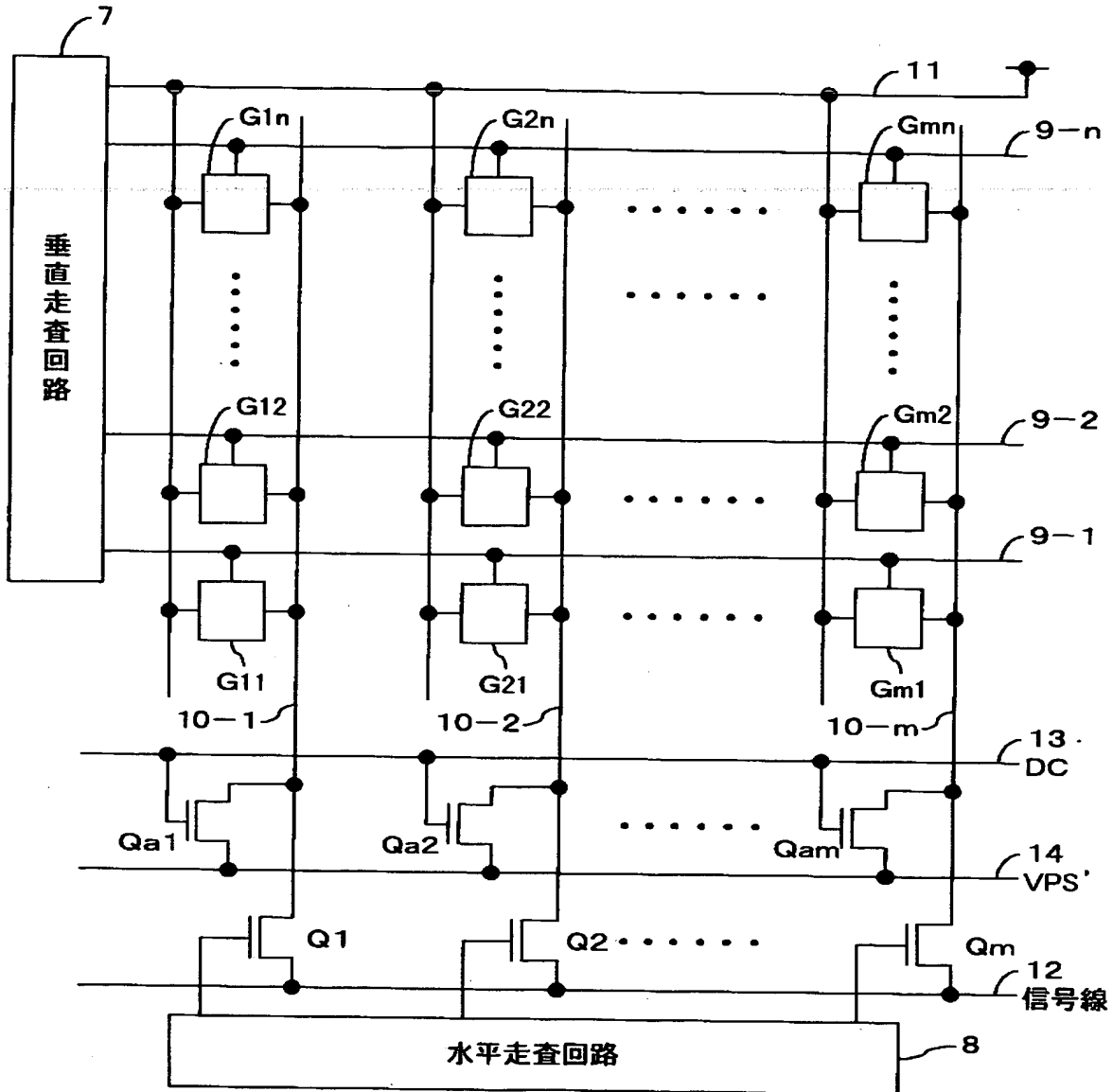




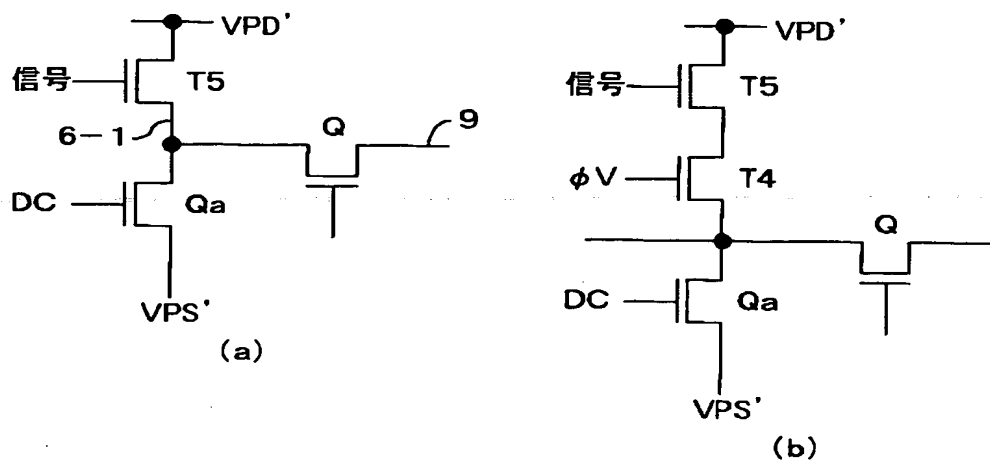
【図 3】



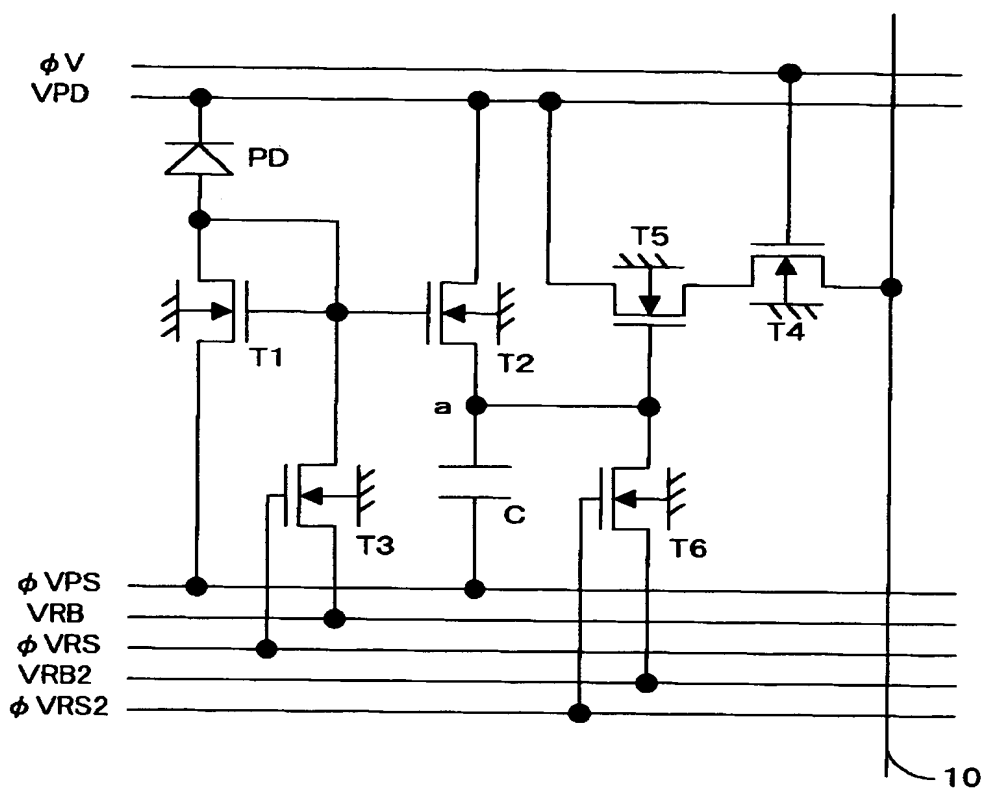
【図 4】



【図 5】

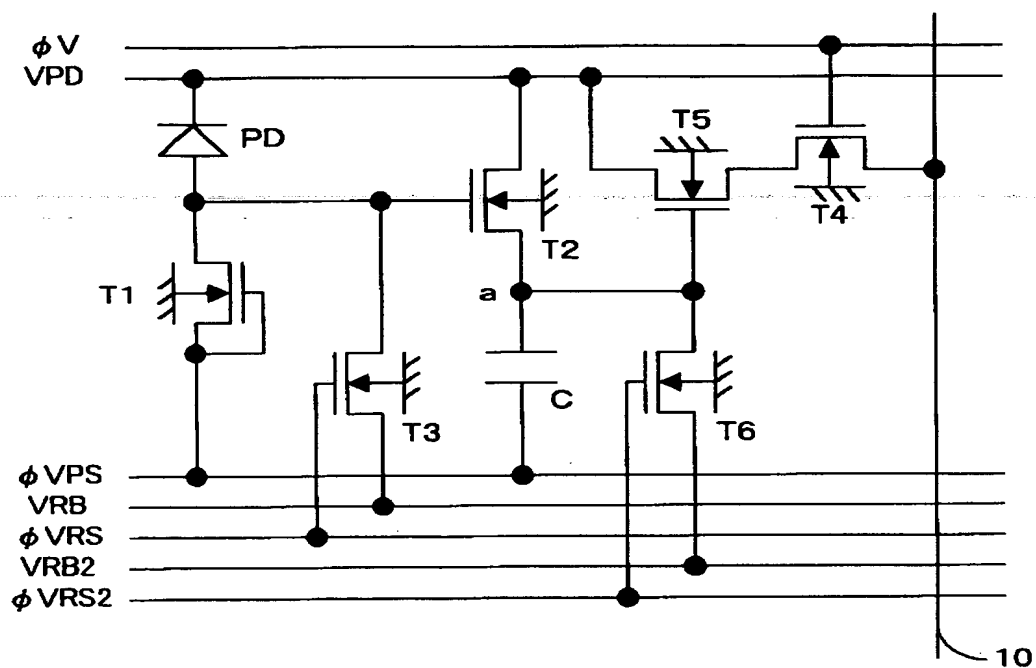


【図 6】

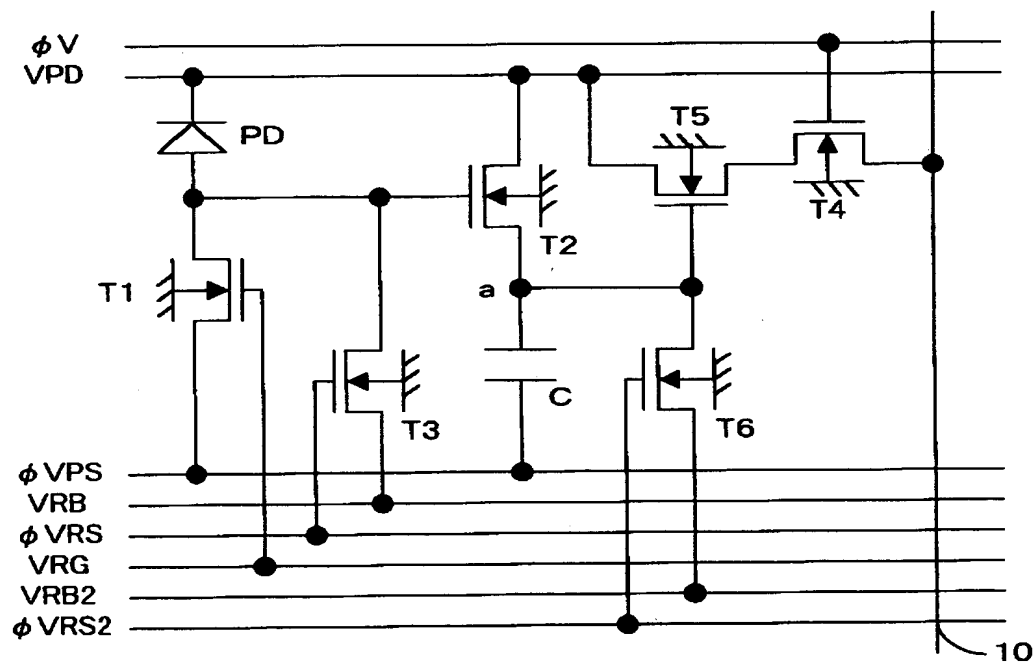




【図9】



【図 10】



【図 1 1】



【書類名】 要約書

【要約】

【課題】本発明は、撮像する被写体の輝度範囲に応じて、固体撮像素子の入射光に対する電気信号の線形変換動作と対数変換動作とを、撮像者が切り換えることができる固体撮像装置を提供することを目的とする。

【解決手段】対物レンズ 2 を介して入射される光をエリアセンサ（固体撮像素子） 3 で電気信号に変換する際、広い輝度範囲の被写体を撮像することができる対数変換動作と、階調性の豊かな撮像を行うことができる線形変換動作とを、撮像者がスイッチ 4 を操作することによって選択して、このスイッチ 4 に同期して切換信号発生回路より切換信号がエリアセンサ 3 に送出される。この切換信号によって、エリアセンサ 3 内に設けられた各画素内のフォトダイオードから光電流が流れる MOS トランジスタのバイアス電圧を変化させることで、エリアセンサ 3 を対数変換動作、又は線形変換動作に切り換えることができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日 1994年 7月20日

[変更理由] 名称変更

住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル  
氏 名 ミノルタ株式会社